

超小型、低功耗 1KSPS、24 位 ADC

1 特性

- 宽电源电压：2.7V 至 5.5V
- 低功耗：150 μ A（连续转换模式）
- 可编程数据传输速率：6.25SPS 至 1KSPS
- 单周期稳定
- 内部低漂移电压基准
- 内部振荡器
- SPI 接口
- 四个单端输入或两个差分输入
- 可编程比较器
- 工作温度范围：-40°C 至 +125°C

2 应用

- 便携式仪表
- 电池电压和电流监控
- 温度测量系统
- 消费类电子产品
- 工厂自动化和过程控制

3 概述

GD30AD3641 器件是兼容 SPI 的 24 位高精度低功耗模数转换器 (ADC)，采用小型 MSOP-10 封装。GD30AD3641 器件集成了低漂移电压基准和振荡器。GD30AD3641 还包括可编程增益放大器 (PGA) 和数字比较器。这些特性加以较宽的工作电源电压范围使得 GD30AD3641 非常适合功耗受限和空间受限的传感器测量应用。

GD30AD3641 可在数据速率高达每秒 1000 个样本 (SPS) 的情况下执行转换。PGA 可提供从 ± 64 mV 到 ± 6.144 V 的输入范围，从而实现精准的大小信号测量。GD30AD3641 具有一个输入多路复用器 (MUX)，可实现两对差分输入测量或四个单端输入测量。在 GD30AD3641 中可使用数字比较器进行欠压和过压检测。

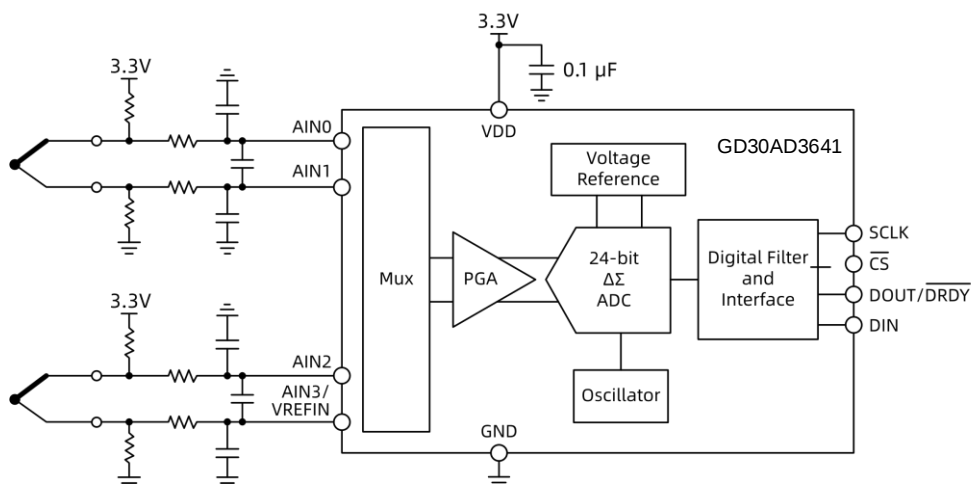
GD30AD3641 既可在连续转换模式下工作，也可在单冲模式下工作。在单冲模式下，这些器件可在一次转换后自动断电；因此显著降低了空闲期间的功耗。

产品信息¹

料号	封装类型	尺寸
GD30AD3641	MSOP-10	3.00mm x 3.00mm

1. 封装详细内容请查看[封装信息](#)章节。

K 型热电偶测量简化电路

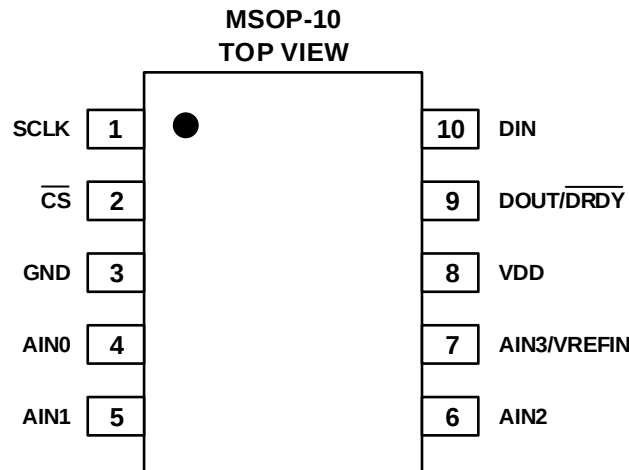


目录

1	特性	1
2	应用	1
3	概述	1
目录		2
4	引脚配置及功能描述	3
4.1	引脚分配	3
4.2	引脚描述	3
5	参数信息	4
5.1	绝对最大额定值	4
5.2	推荐工作条件	4
5.3	ESD 性能	4
5.4	热阻	4
5.5	技术规格	5
5.6	SPI 时序规格	6
5.7	典型性能特征	8
6	参数测量信息	11
6.1	噪声性能	11
7	详细说明	13
7.1	模块框图	13
7.2	工作原理	13
7.3	特性描述	13
7.4	功能模式	15
7.5	编程	16
7.6	寄存器映射	19
8	应用与实现	22
8.1	SPI 基本连接	22
8.2	单端输入	23
8.3	输入保护	23
8.4	未使用的输入和输出	23
8.5	连接多个器件	24
9	电源建议	25
9.1	供电时序	25
9.2	电源去耦	25
10	布局	26
10.1	布局指南	26
10.2	布局示例	27
11	封装信息	28
11.1	封装尺寸	28
12	订购指南	30
13	版本历史	31

4 引脚配置及功能描述

4.1 引脚分配



4.2 引脚描述

引脚		类型 ¹	描述
名称	编号		
SCLK	1	DI	串行时钟输入。
$\overline{CS}$	2	DI	片选，低电平有效，如果不使用，连接到 GND。
GND	3	GND	地。
AIN0	4	AI	模拟输入 0。如果不使用，请悬空或连接到 VDD。
AIN1	5	AI	模拟输入 1。如果不使用，请悬空或连接到 VDD。
AIN2	6	AI	模拟输入 2。如果不使用，请悬空或连接到 VDD。
AIN3	7	AI	模拟输入 3 或参考输入。如果不使用，请悬空或连接到 VDD。
VDD	8	P	电源。将一个 100nF 电源去耦电容连接到 GND。
DOUT/ $\overline{DRDY}$	9	DO	串行数据输出或数据就绪，低电平有效。
DIN	10	DI	串行时钟输入。

1. P 表示电源，I/O 输入/输出，DI 表示数字输入，DO 表示数字输出，AI 表示模拟输入，GND 表示地。

5 参数信息

5.1 绝对最大额定值

$T_A = 25^{\circ}\text{C}$ ，除非另有说明¹。

参数	注释	最小	最大	单位
电源电压	VDD 至 GND	-0.3	7	V
模拟输入电压	AIN0, AIN1, AIN2, AIN3	GND - 0.3	VDD + 0.3	V
数字输入电压	DIN, DOUT / $\overline{\text{DRDY}}$, SCLK, $\overline{\text{CS}}$	GND - 0.3	VDD + 0.3	V
连续输入电流	除电源引脚外的任何引脚	-10	10	mA
T_A	工作环境温度	-40	125	$^{\circ}\text{C}$
T_J	工作结温度	-40	150	$^{\circ}\text{C}$
T_{stg}	存储温度	-60	150	$^{\circ}\text{C}$

- 超出绝对最大额定值所列的应力可能会对器件造成永久性损坏。这些仅是压力等级，这并不意味着设备在这些或超出推荐操作条件下指示的任何其他条件下的功能操作。长时间暴露在最大额定电压条件下可能会影响器件的可靠性。

5.2 推荐工作条件

$T_A = 25^{\circ}\text{C}$ ，除非另有说明。

参数	注释	最小	最大	单位
VDD	VDD 至 GND	2.7	5.5	V
$V_{(\text{AINP})}-V_{(\text{AINN})}$ ¹	满量程输入电压范围 ²	± 0.064	± 6.144	V
$V_{(\text{AINx})}$ ¹	模拟输入电压	GND	VDD	V
V_{DIG}	数字输入电压	GND	VDD	V
T_A	工作环境温度	-40	125	$^{\circ}\text{C}$

- AINP 和 AINN 表示选择的正负输入。AINx 表示四个可用模拟输入之一。
- 此参数表示 ADC 缩放的满量程输入电压范围。设备的模拟输入不能超过 VDD + 0.3V。

5.3 ESD 性能

符号	参数	值	单位
$V_{\text{ESD}(\text{HBM})}$	人体模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001-2017 ¹	± 2000	V
$V_{\text{ESD}(\text{CDM})}$	充电设备模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002-2022 ²	± 500	

- JEDEC 文档 JEP155 指出，500-V HBM 允许使用标准 ESD 控制过程进行安全制造。
- JEDEC 文档 JEP157 指出，250-V CDM 允许使用标准 ESD 控制过程进行安全制造。

5.4 热阻

符号 ¹	注释	MSOP-10	单位
Θ_{JA}	结到环境热阻	182.7	$^{\circ}\text{C/W}$
$\Theta_{JC(\text{TOP})}$	结到壳 (顶部) 热阻	67.2	$^{\circ}\text{C/W}$
Θ_{JB}	结到电路板热阻	103.8	$^{\circ}\text{C/W}$
Ψ_{JB}	结至电路板参数	102.1	$^{\circ}\text{C/W}$

热阻（接上一页）

SYMBOL ¹	CONDITIONS	MSOP-10	UNIT
Ψ_{JT}	结至顶部参数	10.2	°C/W

1. 热阻特性参数数据基于热仿真结果，并符合 JEDEC 文档 JESD51-7。

5.5 技术规格

VDD = 3.3V，数据速率 = 6.25SPS，满量程输入电压范围(FSR) = $\pm 2.048V$ （除非另有说明）。最大和最小规格适用于 $T_A = -40^{\circ}C$ 至 $+125^{\circ}C$ 。典型规格为 $T_A = 25^{\circ}C$ 。

参数	测试条件/注释	最小值	典型值	最大值	单位
模拟输入阻抗			1		GΩ
系统性能					
分辨率（无丢码）		24			Bits
数据速率(DR)		6.25, 12.5, 25, 50, 100, 250, 500, 1000			SPS
数据速率变化	所有数据速率	-5		5	%
输出噪声		请参阅 噪声性能 部分			
积分非线性(INL)	DR = 6.25SPS, FSR = $\pm 2.048V^2$		10		ppm/FSR
失调误差	FSR = $\pm 2.048V$, 差分输入		± 30		μV
	FSR = $\pm 2.048V$, 单端输入		± 30		
温度失调漂移	FSR = $\pm 2.048V$		0.15		$\mu V/^{\circ}C$
增益误差 ³	FSR = $\pm 2.048V$, $T_A = 25^{\circ}C$		0.1	0.24	%
增益随温度漂移 ³	FSR = $\pm 0.256V$		1		ppm/ $^{\circ}C$
	FSR = $\pm 2.048V$		1	5	
	FSR = $\pm 6.144V^1$		1		
长期增益漂移 ³	FSR = $\pm 2.048V$, $T_A = 125^{\circ}C$, 1000hrs		± 0.05		%
增益电源抑制			40		ppm/V
增益匹配 ³	任意两个增益之间的匹配		0.02	0.1	%
增益通道匹配	任意两个输入之间的匹配		0.05	0.1	%
共模抑制比(CMRR)	At DC, FSR = $\pm 2.048V$, DR = 1KSPS		125		dB
	fCM = 60Hz, DR = 6.25SPS		130		
	fCM = 50Hz, DR = 6.25SPS		130		
电源抑制比(PSRR)	FSR = $\pm 2.048V$, DR = 1KSPS		109		dB
数字输入/输出					
高电平输入电压(V _{IH})		0.7VDD		VDD	V
低电平输入电压(V _{LH})		GND		0.3VDD	V
低电平输出电压(V _{OL})	I _{OL} = 3mA	GND	0.15	0.4	V
输入漏电流	GND < VDIG < VDD	-10		10	μA

技术规格（接上一页）

VDD = 3.3V，数据速率 = 6.25SPS，满量程输入电压范围(FSR) = $\pm 2.048V$ （除非另有说明）。最大和最小规格适用于 $T_A = -40^{\circ}C$ 至 $+125^{\circ}C$ 。典型规格为 $T_A = 25^{\circ}C$ 。

参数	测试条件/注释	最小值	典型值	最大值	单位
电源					
电源电流(I _{VDD})	掉电模式, $T_A = 25^{\circ}C$		0.5	2	μA
	掉电模式			5	
	工作模式, $T_A = 25^{\circ}C$		150	200	
	工作模式			300	
功耗(P _D)	VDD = 5.0V		0.9		mW
	VDD = 3.3V		0.5		
	VDD = 2.7V		0.3		

1. 此参数表示 ADC 缩放的满量程范围。施加到模拟输入的电压不超过 VDD+0.3V。
2. 最佳拟合 INL；覆盖满量程的 99%。
3. 包括来自 PGA 和电压基准的所有错误。

5.6 SPI 时序规格

在工作环境温度范围内且 VDD=2.7V 至 5.5V（除非另有说明）。

		最小值	最大值	单位
t _{CSSC}	延迟时间, $\overline{CS}$ 下降沿到第一个 SCLK 上升沿 ¹	100		ns
t _{SCCS}	延迟时间, 最终 SCLK 下降沿到 $\overline{CS}$ 上升沿	100		ns
t _{CSH}	脉冲持续时间, $\overline{CS}$ 高	200		ns
t _{SCLK}	SCLK period	250		ns
t _{SPWH}	脉冲持续时间, SCLK 高	100		ns
t _{SPWL}	脉冲持续时间, SCLK 低 ²	100		ns
			28	ms
t _{DIST}	建立时间, DIN 在 SCLK 下降沿之前有效	50		ns
t _{DIHD}	保持时间, 在 SCLK 下降沿后 DIN 有效	50		ns
t _{DOHD}	保持时间, SCLK 上升沿到 DOUT 无效	0		ns

1. 如果串行总线不与任何其他设备共享, 则 $\overline{CS}$ 可以永久拉低。
2. 将 SCLK 保持低电平超过 28ms 会复位 SPI 接口。

时序要求

参数	测试条件	最小值	最大值	单位
传播延迟时间, $\overline{CS}$ 下降沿到 DOUT 驱动	DOUT 负载=20pF100kΩ 至 GND		100	ns
传播延迟时间, SCLK 上升沿到有效的新 DOUT	DOUT 负载=20pF100kΩ 至 GND	0	50	ns
传播延迟时间, $\overline{CS}$ 上升沿到 DOUT 高阻抗	DOUT 负载=20pF100kΩ 至 GND		100	ns

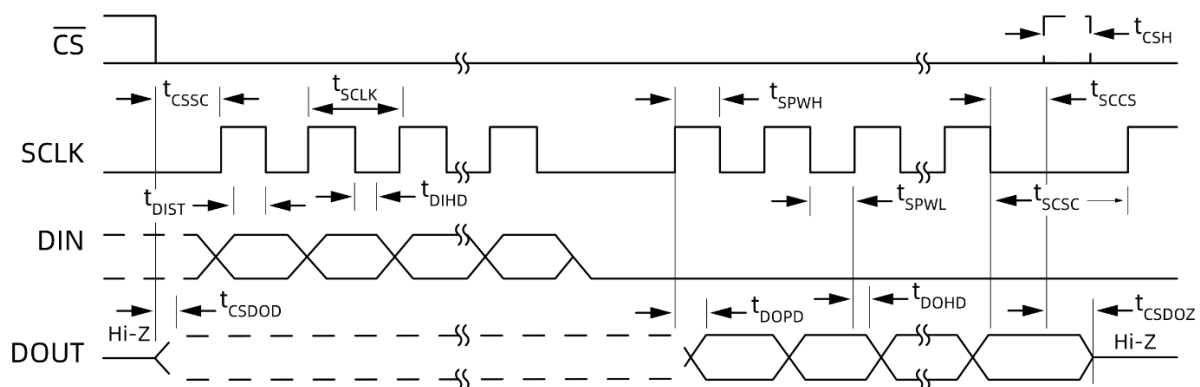


图 1. SPI 接口时序

5.7 典型性能特征

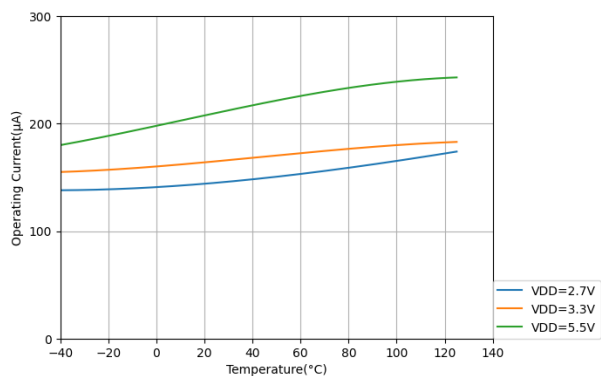


图 2. 工作电流温度特性

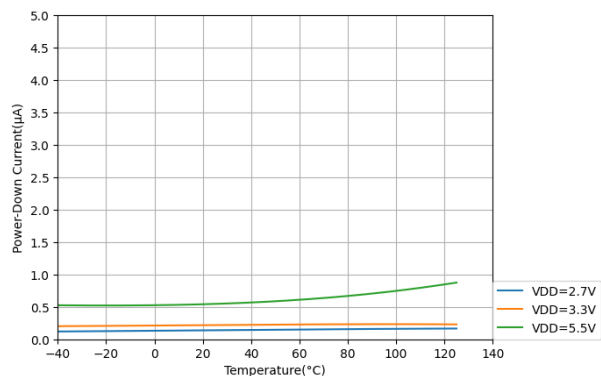


图 3. 掉电电流温度特性

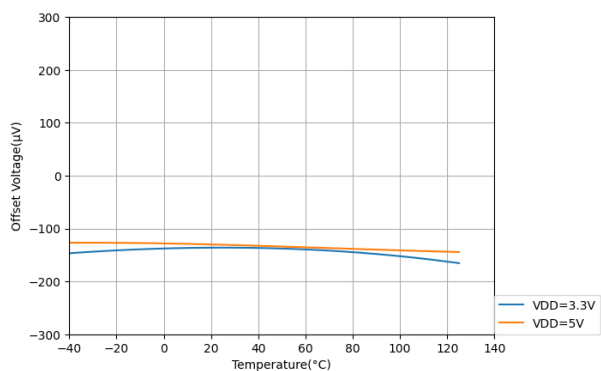


图 4. FSR = $\pm 6.144V$ 下失调误差的温度特性

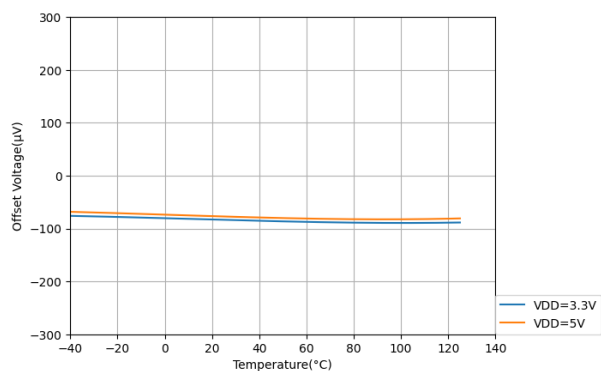


图 5. FSR = $\pm 4.096V$ 下失调误差的温度特性

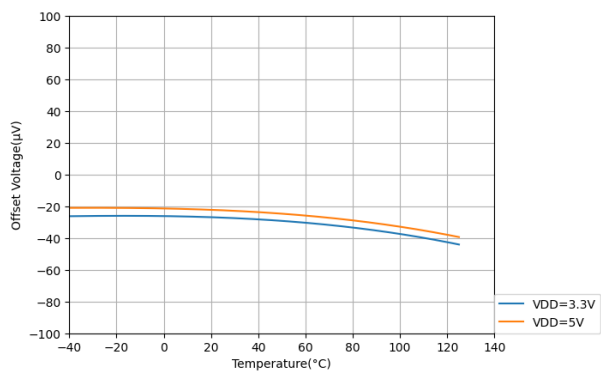


图 6. FSR = $\pm 2.048V$ 下失调误差的温度特性

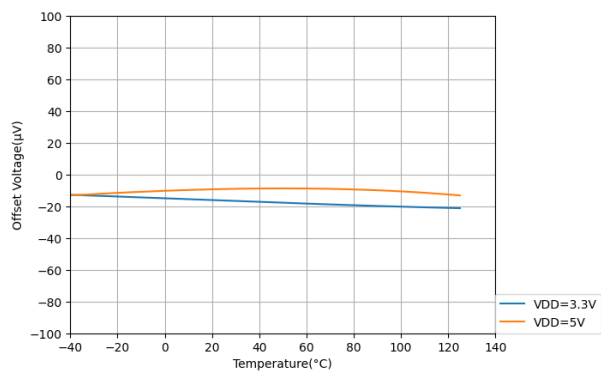


图 7. FSR = $\pm 1.024V$ 下失调误差的温度特性

典型性能特征（接上一页）

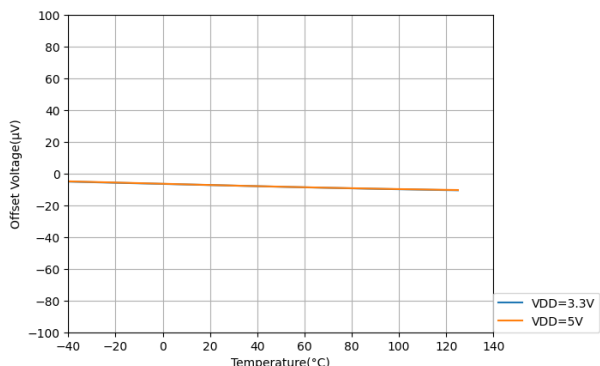


图 8. FSR = $\pm 0.512V$ 下失调误差的温度特性

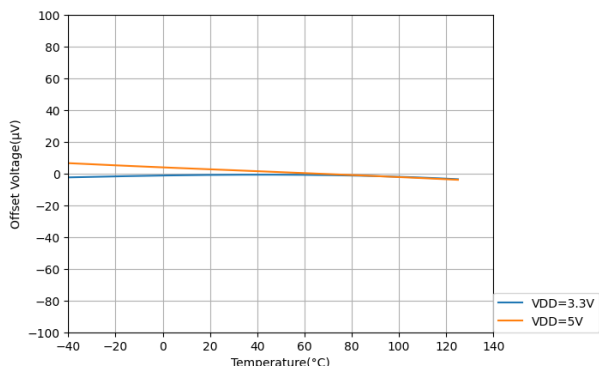


图 9. FSR = $\pm 0.256V$ 下失调误差的温度特性

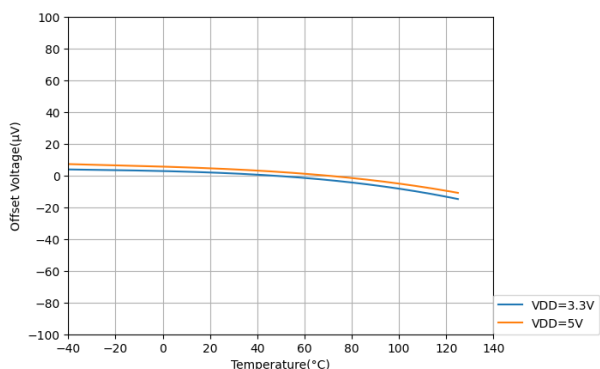


图 10. FSR = $\pm 0.064V$ 下失调误差的温度特性

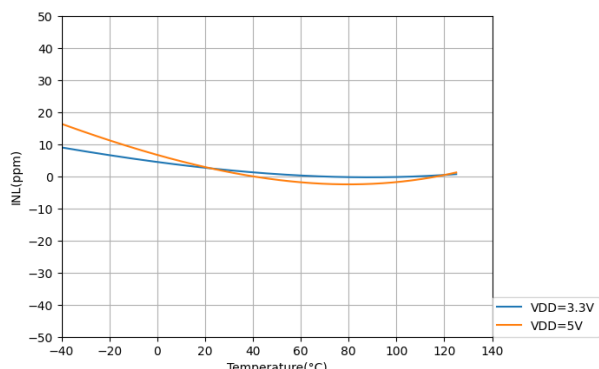


图 11. FSR = $\pm 6.144V$ 下 INL 的温度特性

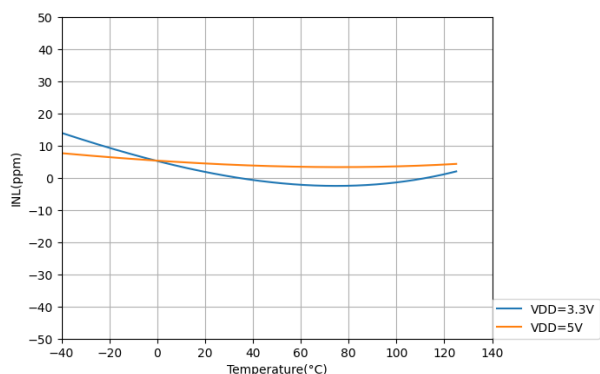


图 12. FSR = $\pm 4.096V$ 下 INL 的温度特性

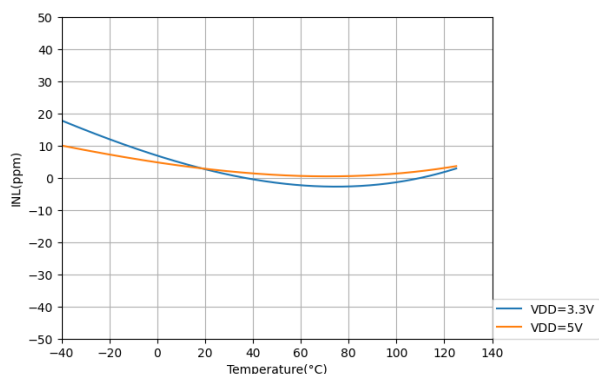
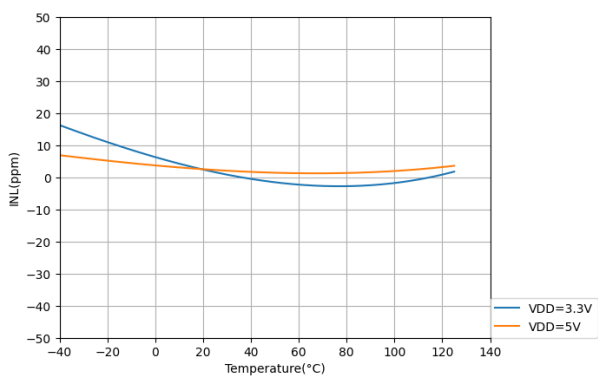
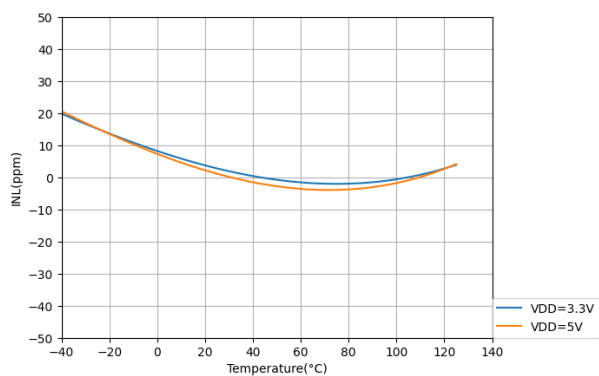
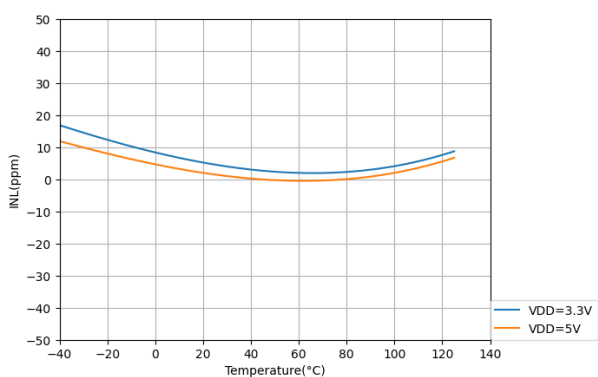
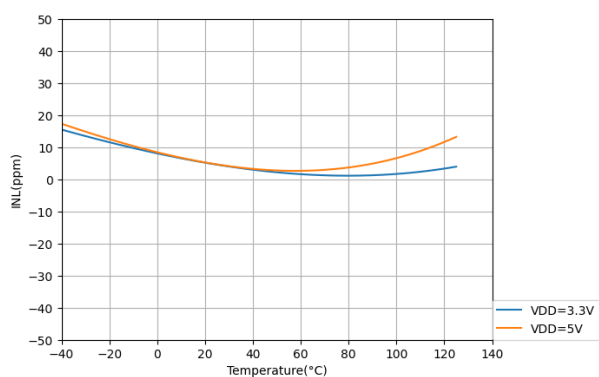


图 13. FSR = $\pm 2.048V$ 下 INL 的温度特性

典型性能特征（接上一页）

图 14. FSR = $\pm 1.024V$ 下 INL 的温度特性图 15. FSR = $\pm 0.512V$ 下 INL 的温度特性图 16. FSR = $\pm 0.256V$ 下 INL 的温度特性图 17. FSR = $\pm 0.064V$ 下 INL 的温度特性

1. FSR = $\pm 6.144V$ 实际测量的电压范围是 $\pm VDD$ ，因为施加到模拟输入的电压要小于 VDD。
2. VDD = 2.7V（或 3.3V）下，FSR = $\pm 4.096V$ 实际测量的电压范围是 $\pm 2.7V$ （或 $\pm 3.3V$ ），因为施加到模式输入的电压要小于 VDD。

6 参数测量信息

6.1 噪声性能

Δ - Σ 模数转换器(ADC)基于过采样原理。 Δ - Σ ADC 的输入信号以高频（调制器频率）进行采样，随后在数字域中进行滤波和抽取，以产生相应输出数据速率的转换结果。调制器频率与输出数据速率之间的比率称为过采样率(OSR)。通过增加 OSR，从而降低输出数据速率，可以优化 ADC 的噪声性能。换句话说，当降低输出数据速率时，输入参考噪声会下降，因为内部调制器的更多样本被平均以产生一个转换结果。增加增益还可以降低输入参考噪声，这在测量低电平信号时特别有用。

表 1 表 2 总结了 GD30AD3641 的噪声性能。数据代表 $T_A=25^{\circ}\text{C}$ 时的典型噪声性能，输入在外部短接在一起。表 1 显示了在所示条件下以 μVRMS 为单位的输入参考噪声。请注意， μVPP 值显示在括号中。表 2 显示了使用公式(1)从 μVRMS 值计算的有效分辨率。使用公式(2)从峰峰值噪声值计算的无噪声分辨率显示在括号中。

$$\text{有效分辨率} = \ln(\text{FSR} / V_{\text{RMS_Noise}}) / \ln 2 \quad (1)$$

$$\text{无噪声分辨率} = \ln(\text{FSR} / V_{\text{PP_Noise}}) / \ln 2 \quad (2)$$

表 1. VDD=3.3V 时以 $\mu\text{VRMS}(\mu\text{VPP})$ 为单位的噪声

数据速率 (SPS)	FSR (满量程范围 Full-Scale Range)						
	$\pm 6.144 \text{ V}$	$\pm 4.096 \text{ V}$	$\pm 2.048 \text{ V}$	$\pm 1.024 \text{ V}$	$\pm 0.512 \text{ V}$	$\pm 0.256 \text{ V}$	$\pm 0.064 \text{ V}$
6.25	1.036 (3.662)	0.577 (2.441)	0.289 (1.465)	0.170 (0.732)	0.102 (0.488)	0.065 (0.275)	0.037 (0.183)
12.5	1.410 (8.057)	0.987 (4.883)	0.435 (2.197)	0.252 (1.343)	0.137 (0.732)	0.086 (0.458)	0.051 (0.259)
25	1.902 (11.719)	1.293 (7.813)	0.637 (3.418)	0.344 (1.953)	0.183 (0.977)	0.125 (0.763)	0.076 (0.511)
50	2.789 (17.578)	1.826 (9.766)	0.933 (5.859)	0.484 (3.052)	0.268 (1.709)	0.175 (1.099)	0.114 (0.664)
100	3.763 (24.170)	2.464 (19.043)	1.298 (7.813)	0.667 (5.127)	0.386 (2.625)	0.254 (1.678)	0.159 (1.068)
250	6.228 (44.678)	3.975 (26.367)	2.028 (14.160)	1.062 (8.057)	0.613 (5.066)	0.402 (2.716)	0.248 (1.862)
500	8.437 (61.524)	5.719 (41.016)	2.959 (20.752)	1.513 (10.864)	0.849 (6.958)	0.565 (4.333)	0.365 (2.632)
1000	12.558 (103.272)	8.544 (63.477)	4.410 (34.180)	2.289 (20.996)	1.270 (9.277)	0.832 (6.073)	0.532 (3.777)

表 2. VDD=3.3V 时有效分辨率（无噪声分辨率）

数据速率 (SPS)	FSR (满量程范围 Full-Scale Range)						
	$\pm 6.144\text{ V}$	$\pm 4.096\text{ V}$	$\pm 2.048\text{ V}$	$\pm 1.024\text{ V}$	$\pm 0.512\text{ V}$	$\pm 0.256\text{ V}$	$\pm 0.064\text{ V}$
6.25	23.500 (21.678)	23.758 (21.678)	23.756 (21.415)	23.522 (21.415)	23.265 (21.000)	22.915 (20.830)	21.725 (19.415)
12.5	23.055 (20.541)	22.985 (20.678)	23.167 (20.830)	22.955 (20.541)	22.837 (20.415)	22.500 (20.093)	21.264 (18.913)
25	22.623 (20.000)	22.595 (20.000)	22.617 (20.193)	22.507 (20.000)	22.414 (20.000)	21.963 (19.356)	20.688 (17.934)
50	22.071 (19.415)	22.097 (19.678)	22.066 (19.415)	22.014 (19.356)	21.868 (19.193)	21.478 (18.830)	20.103 (17.557)
100	21.639 (18.956)	21.665 (18.715)	21.589 (19.000)	21.551 (18.608)	21.340 (18.574)	20.941 (18.219)	19.617 (16.871)
250	20.912 (18.069)	20.975 (18.245)	20.946 (18.142)	20.879 (17.956)	20.673 (17.625)	20.280 (17.524)	18.977 (16.069)
500	20.474 (17.608)	20.450 (17.608)	20.401 (17.591)	20.368 (17.524)	20.203 (17.167)	19.791 (16.850)	18.418 (15.570)
1000	19.900 (16.860)	19.871 (16.978)	19.825 (16.871)	19.771 (16.574)	19.621 (16.752)	19.231 (16.363)	17.877 (15.049)

7 详细说明

7.1 模块框图

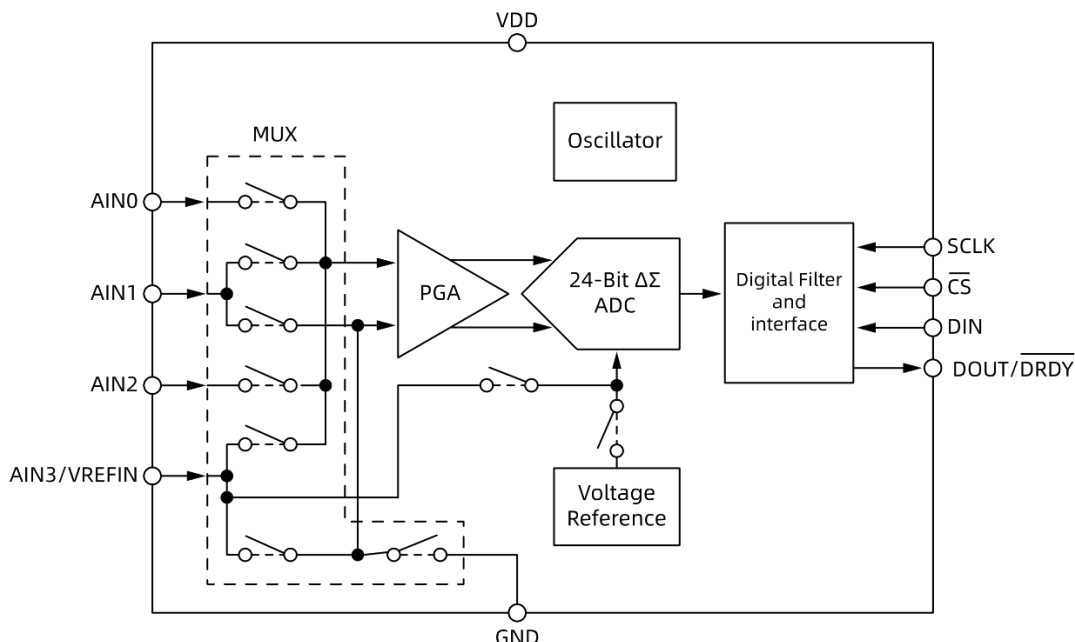


图 18. GD30A3641 结构框图

7.2 工作原理

7.2.1 概述

GD30AD3641 是非常小的低功耗 24 位 Δ - Σ 模数转换器(ADC)。GD30AD3641 包含一个带有内部电压基准的 Δ - Σ ADC 内核、一个时钟振荡器和一个 SPI 接口。GD30AD3641 还集成了一个可编程增益放大器(PGA)和一个可编程数字比较器。图 18 显示了 GD30AD3641 的功能框图。

GD30AD3641 ADC 内核测量差分信号 V_{IN} ，即 $V(AINP)$ 和 $V(AINN)$ 之差。转换器内核由一个差分开关电容 Δ - Σ 调制器和一个数字滤波器构成。输入信号与内部参考电压进行比较。数字滤波器接收来自调制器的高速比特流，并输出与输入电压成比例的数据。

GD30AD3641 有两种可用的转换模式：单次模式和连续转换模式。在单次模式下，ADC 根据请求对输入信号执行一次转换，将转换值存储到内部转换寄存器，然后进入掉电状态。此模式旨在为仅需要定期转换或转换之间有较大空闲时间的系统提供显著的节能效果。在连续转换模式下，ADC 会在前一次转换完成后立即自动开始输入信号的转换。连续转换的速率等于编程的数据速率。可以随时读取数据，并实时反映完成的转换。

7.3 特性描述

7.3.1 多路复用器

GD30AD3641 包含一个输入多路复用器(MUX)，如图 19 所示。可以测量四个单端信号或两个差分信号。此外，AIN0 和 AIN1 可能与 AIN3 差分测量。多路复用器由 Config 寄存器中的 MUX[2:0]位配置。测量单端信号时，ADC 的负输入在多路复用器的内部通过开关连接到 GND。

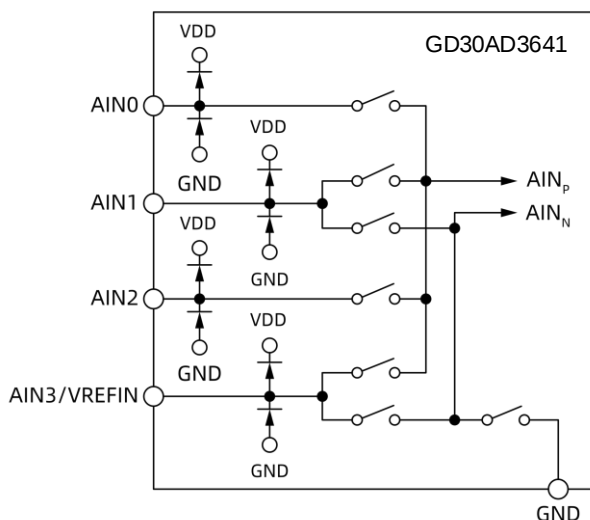


图 19. 输入多路复用器

当测量单端输入时，设备不输出负码。这些负码表示负差模信号，即 $(V(AINP) - V(AINN)) < 0$ 。连接到 VDD 和 GND 的静电放电(ESD)二极管保护 GD30AD3641 模拟输入。将任何输入形式的绝对电压保持在公式(3)所示的范围内，以防止 ESD 二极管开启。

$$GND - 0.3V < V_{(AINX)} < VDD + 0.3V \quad (3)$$

如果输入引脚上的电压违反这些条件，请使用外部肖特基二极管和串联电阻将输入电流限制在安全值（参见绝对最大额定值表）。

7.3.2 模拟输入

模拟输入有高阻 PGA，阻抗大于 $1G\Omega$ 。无需额外增加驱动运放。

7.3.3 满量程范围(FSR)和 LSB 大小

在 GD30AD3641 的 Δ - Σ ADC 之前实现了一个可编程增益放大器(PGA)。满量程范围由 Config 寄存器中 PGA[2:0] 位配置，可设置为 $\pm 6.144V$ 、 $\pm 4.096V$ 、 $\pm 2.048V$ 、 $\pm 1.024V$ 、 $\pm 0.512V$ 、 $\pm 0.256V$ 、 $\pm 0.064V$ 。表 3 显示 FSR 和相应的 LSB 大小。公式(4)显示了如何从选定的满量程范围计算 LSB 大小。

$$LSB = FSR / 2^{24} \quad (4)$$

表 3. 满量程范围和相应的 LSB 大小

满量程范围	最低有效位的大小
$\pm 6.144 V^1$	732nV
$\pm 4.096 V^1$	488nV
$\pm 2.048 V$	244nV
$\pm 1.024 V$	122nV
$\pm 0.512 V$	61nV
$\pm 0.256 V$	30.5 nV
$\pm 0.064 V$	7.63 nV

1. 此参数表示 ADC 缩放的满量程范围。不要对器件的模拟输入施加超过 $VDD+0.3V$ 的电压。

模拟输入电压不得超过绝对最大额定值中给出的模拟输入电压限制。如果使用大于 4V 的 VDD 电源电压,则 $\pm 6.144V$ 满量程范围允许输入电压扩展到电源。尽管在这种情况下(或当电源电压低于满量程范围;例如, $VDD = 3.3V$ 和满量程范围 $= \pm 4.096V$)时,无法获得满量程 ADC 输出值。例如,当 $VDD = 3.3V$ 且 $FSR = \pm 4.096V$ 时,只能测量高达 $VIN = \pm 3.3V$ 的信号,在这种情况下,这会导致测量动态范围丢失一部分。

7.3.4 参考电压

GD30AD3641 集成电压基准。与初始电压基准精度和温度基准漂移相关的误差包含在电气特性表中的增益误差和增益漂移规范中。

支持 AIN3 作为外部参考源。

7.3.5 振荡器

GD30AD3641 具有一个运行频率为 512kHz 的集成振荡器。不需要外部时钟来操作这些设备。内部振荡器随温度和时间漂移。输出数据速率与振荡器频率成比例。

7.3.6 输出数据速率和转换时间

GD30AD3641 提供可编程输出数据速率。使用 Config 寄存器中的 DR[2:0]位选择 6.25SPS、12.5SPS、25SPS、50SPS、100SPS、250SPS、500SPS、1000SPS 的输出数据速率。

GD30AD3641 中的转换在一个周期内稳定;因此,转换时间等于 $1 / DR$ 。

7.4 功能模式

7.4.1 复位和上电

GD30AD3641 在上电时复位,并将 Config 寄存器中的所有位设置为各自的默认设置。GD30AD3641 在完成复位过程后进入断电状态。设备接口和数字模块处于活动状态,但不执行数据转换。GD30AD3641 的初始断电状态可缓解电源要求严格的系统在上电期间遇到浪涌。

7.4.2 操作模式

GD30AD3641 以两种模式之一运行:连续转换模式或单次模式。可通过 Config 寄存器中的 MODE 位选择相应的操作模式。

7.4.2.1 单次模式

当 Config 寄存器中的 MODE 位设置为 1 时, GD30AD3641 进入掉电状态,并以单次模式工作。此断电状态是 GD30AD3641 首次上电时的默认状态。尽管断电,设备仍会响应命令。GD30AD3641 将保持此断电状态,直到将 1 写入 Config 寄存器中的操作状态(OS)位。当 OS 位被置位时,器件在大约 25 μs 内上电,复位 OS 位为 0,并开始单次转换。当数据转换完成后,设备会再次断电。在进行转换时向 OS 位写入 1 无效。要切换到连续转换模式,请将 0 写入 Config 寄存器中的 MODE 位。

7.4.2.2 连续转换模式

在连续转换模式(MODE 位设置为 0)下, GD30AD3641 连续执行转换。转换完成后, GD30AD3641 将结果放入转换寄存器并立即开始另一次转换。

在编写新的配置设置时,当前正在进行的转换使用之前的配置设置完成。此后,使用新配置设置的连续转换开始。

要切换到单次转换模式，请将 1 写入配置寄存器中的 MODE 位或复位器件。

7.4.3 低功耗的占空比

当降低输出数据速率时， Δ - Σ ADC 的噪声性能通常会提高，因为内部调制器的更多样本被平均以产生一个转换结果。在功耗至关重要的应用中，可能不需要在低数据速率下提高噪声性能。对于这些应用，GD30AD3641 支持占空比，通过以有效较低的数据速率定期请求高数据速率读数，从而显著节省功耗。例如，主控制器设置 GD30AD3641 数据速率为 1000SPS 下的功耗是数据速率为 8SPS 下的功耗的 1/125，因为在 1000SPS 速率下转换仅需大约 1ms，在 8SPS 速率下转换需大约 125ms，这样 8SPS 就会比 1000SPS 多工作 124ms。主控制器可以任意定义采样占空比。GD30AD3641 提供较低数据速率，并且在需要时还提供改进的噪声性能。

7.5 编程

7.5.1 SPI 接口

SPI 兼容的串行接口由四个信号（ $\overline{CS}$ 、SCLK、DIN 和 DOUT/ $\overline{DRDY}$ ）或三个信号（在这种情况下 $\overline{CS}$ 直接接低电平）组成。该接口用于读取转换数据、读写寄存器和控制设备操作。

7.5.2 片选

片选引脚($\overline{CS}$)选择 GD30AD3641 进行 SPI 通信。当多个设备共享同一串行总线时，此功能很有用。在串行通信期间保持 $\overline{CS}$ 为低电平。当 $\overline{CS}$ 拉高时，串行接口复位，SCLK 被忽略，DOUT/ $\overline{DRDY}$ 进入高阻状态。在这种状态下，DOUT/ $\overline{DRDY}$ 不能提供数据就绪指示。在存在多个设备的情况下，并且必须监视 DOUT/ $\overline{DRDY}$ ，定期降低 $\overline{CS}$ 。此时，DOUT/ $\overline{DRDY}$ 引脚要么立即变为高电平，表示没有新数据可用，要么立即变为低电平，表示转换寄存器中存在新数据并可用于传输。可以随时传输新数据，无需担心数据损坏。当传输开始时，当前结果被锁定到输出移位寄存器中并且在通信完成之前不会改变。该系统避免了数据损坏的任何可能性。

7.5.3 串行时钟

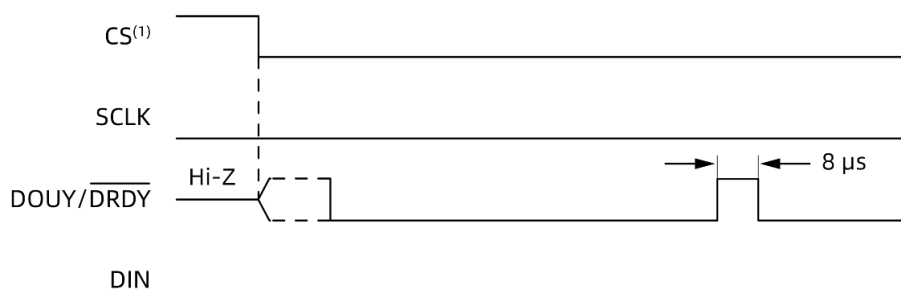
串行时钟(SCLK)具有施密特触发输入，用于将 DIN 和 DOUT/ $\overline{DRDY}$ 引脚上的数据时钟输入和输出 GD30AD3641。即使输入具有迟滞，建议尽可能保持 SCLK 干净，以防止毛刺意外移动数据。如果 SCLK 保持低电平 28ms，串行接口复位并且下一个 SCLK 脉冲开始一个新的通信周期。此超时功能可用于在串行接口传输中断时恢复通信。当串行接口空闲时，将 SCLK 保持为低电平。

7.5.4 数据输入

数据输入引脚(DIN)与 SCLK 一起用于向 GD30AD3641 发送数据。器件在 SCLK 下降沿锁存 DIN 上的数据。GD30AD3641 从不驱动 DIN 引脚。

7.5.5 数据输出和数据就绪

数据输出和数据就绪引脚(DOUT/ $\overline{DRDY}$ 低电平有效)与 SCLK 一起用于从 GD30AD3641 读取转换和寄存器数据。DOUT/ $\overline{DRDY}$ 上的数据在 SCLK 上升沿移出。DOUT/ $\overline{DRDY}$ 也用于指示转换已完成并且有新数据可用。当新数据准备好后，该引脚变为低电平。DOUT/ $\overline{DRDY}$ 还能够触发微控制器开始从 GD30AD3641 读取数据。在连续转换模式下，如果没有从器件中读取到数据，则 DOUT/ $\overline{DRDY}$ 在下一个数据就绪信号（DOUT/ $\overline{DRDY}$ 低电平有效）之前 8 μ s 再次变为高电平。此转换如下图所示。在 DOUT/ $\overline{DRDY}$ 返回高电平之前完成数据传输。

图 20. 连续转换模式下没有数据读取的 $\overline{\text{DOUY}}/\overline{\text{DRDY}}$ 示意图

当 $\overline{\text{CS}}$ 为高电平时, $\overline{\text{DOUY}}/\overline{\text{DRDY}}$ 默认配置有一个弱内部上拉电阻。此功能降低了 $\overline{\text{DOUY}}/\overline{\text{DRDY}}$ 在电源中间附近浮动并在主器件中造成泄漏电流的风险。要禁用该上拉电阻并将器件置于高阻抗状态, 请将配置寄存器中的 PULL_UP_EN 位设置为 0。

7.5.6 数据格式

GD30AD3641 以二进制补码格式提供 24 位数据。正满量程(+FS)输入产生 7FFFFFFh 的输出代码, 负满量程(-FS)输入产生 800000h 的输出代码。对于超过满量程的信号, 最多显示到满量程对应的数据。表 4 总结了不同输入信号的理想输出代码。下图显示了代码转换与输入电压的关系。

表 4. 输入信号与理想输出代码

输入信号($V_{\text{INAINPAINN}}$)	理想输出代码 ¹
$\geq +\text{FS} (2^{23} - 1)/2^{23}$	7FFFFFFh
$+\text{FS}/2^{23}$	000001h
0	000000h
$-\text{FS}/2^{23}$	FFFFFFh
$\leq -\text{FS}$	800000h

1. 不包括噪声、INL、偏移和增益误差的影响。

7.5.7 数据读取

对于单次和连续转换模式, 数据以相同的方式写入和读取 GD30AD3641, 无需发出任何命令。GD30AD3641 的工作模式由 Config 寄存器中的 MODE 位选择。

将 MODE 位设置为 0 可将器件置于连续转换模式。在连续转换模式下, 即使 $\overline{\text{CS}}$ 为高电平, 器件也会不断启动新的转换。

对于单次模式, 将 MODE 位设置为 1。在单次模式下, 新的转换仅通过向 SS 位写入 1 开始。转换数据始终被缓冲, 并保留当前数据, 直到被新的转换数据替换。因此, 可以随时读取数据, 而无需担心数据损坏。当 $\overline{\text{DOUY}}/\overline{\text{DRDY}}$ 置低时, 表示新的转换数据已准备好, 通过将数据移出 $\overline{\text{DOUY}}/\overline{\text{DRDY}}$ 来读取转换数据。 $\overline{\text{DOUY}}/\overline{\text{DRDY}}$ 上数据的 MSB (第 23 位) 在第一个 SCLK 上升沿输出。在从 $\overline{\text{DOUY}}/\overline{\text{DRDY}}$ 输出转换结果的同时, 新的配置寄存器数据在 SCLK 下降沿锁存到 DIN 上。

GD30AD3641 还提供在同一数据传输周期内直接回读配置寄存器设置的可能性。一个完整的数据传输周期由 32 位 (使用 Config 寄存器数据回读时) 或 24 位 (仅在线可以控制且未永久拉低时使用) 组成。

7.5.8 48 位数据传输周期-24bit ADC 数据

48bit 数据传输包含 6byte, 在 DOUY 的前 3byte 为 24bit ADC 数据, 可选的后 3byte 为读出寄存器的值, 寄存器为 16bit 位宽, 在后两 byte 输出, 高 8bit 恒为零。

DIN 数据输入高 8bit 输入 0。在低 16bit 输入要写寄存器的值，若输入恒 0，则不写入任何数据。写寄存器序列[2:1]位为 01 表示写有效，否则写无效。

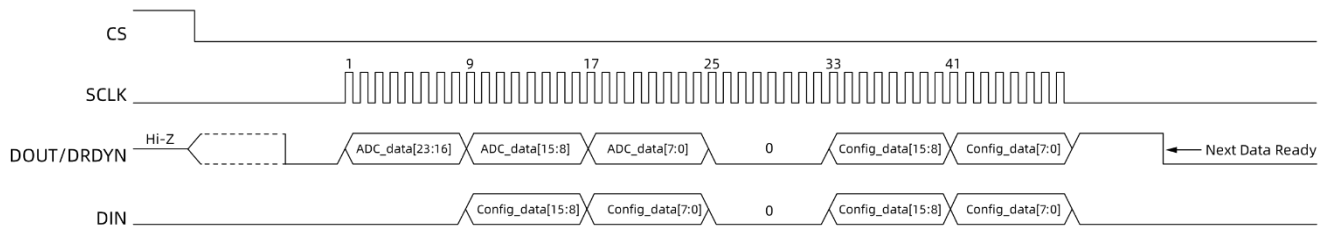


图 21. 24 位数据传输周期-配置寄存器

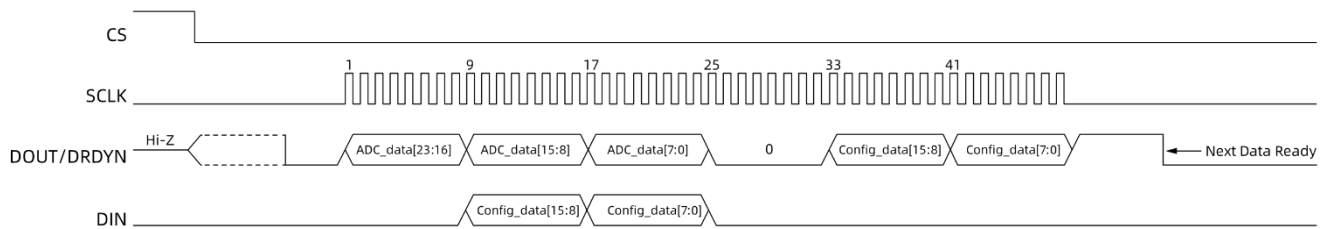


图 22. 24 位数据传输周期 DIN 保持低电平

7.5.9 24 位数据传输周期-24bit ADC 数据

24bit 数据传输模式与 7.5.9 章节中的 16 bit 数据传输模式类似。仅 ADC data 数据格式为 24 bit。Config 寄存器数据在 DIN 的低 16bit 被写入。若 Din 为全 0 则不写入，写寄存器序列[2:1]位为 01 表示写有效，否则写无效。

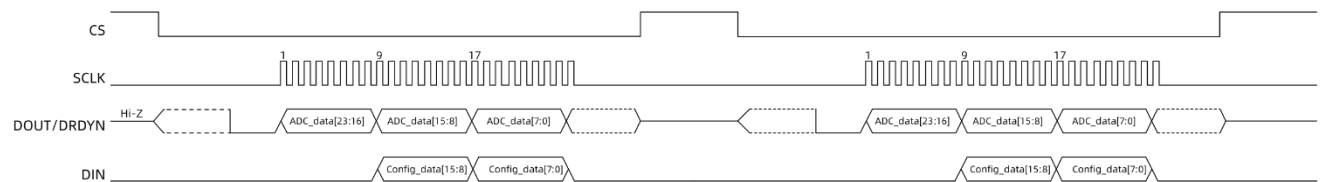


图 23. 24 位数据传输周期

7.5.10 复位 ADC

通过 SPI 发送特定的数据可以复位 ADC，如下表，在 $\overline{CS}$ 低电平期间发送下列数据可以实现对整个芯片的复位。该软件复位命令执行后，等待 1ms 即可再次操作 ADC。

MSB					LSB
0x8100	0x0012	0xACCA	0x8100	0x0014	0x0002

1. 发送上述数据之前建议先拉高 CS 复位 SPI 接口，以保证命令被有效写入

7.6 寄存器映射

GD30AD3641 有两个寄存器，可通过 SPI 接口使用地址指针寄存器进行访问。转换寄存器包含上次转换的结果。配置寄存器用于更改 GD30AD3641 的工作模式和查询器件的状态。

7.6.1 转换寄存器 (Conversion Register) (P[1:0]=0h) [复位=0000h]

24 位转换寄存器包含二进制补码格式的最后一次转换结果。上电后，转换寄存器被清除为 0，并保持为 0，直到第一次转换完成。

表 5. 转换寄存器

23	22	21	20	19	18	17	16
D23	D22	D21	D20	D19	D18	D17	D16
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h
15	14	13	12	11	10	9	8
D15	D14	D13	D12	D11	D10	D9	D8
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
D7	D6	D5	D4	D3	D2	D1	D0
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

例：RW=读写；R=只读；-n=重置后的值

表 6. 转换寄存器字段说明

位	字段	类型	重置值	描述
23:0	D[23:0]	R	000000h	24 位转换结果

7.6.2 配置寄存器 (Config Register) (P[1:0]=1h)[复位=058Bh]

16 位配置寄存器用于控制工作模式、输入选择、数据速率、满量程范围和比较器模式。

表 7. 配置寄存器

15	14	13	12	11	10	9	8
OS	MUX[2:0]			PGA[2:0]			MODE
R/W-0h	R/W-0h			R/W-2h			R/W-1h
7	6	5	4	3	2	1	0
DR[2:0]			Reserved	PULL_UP_EN	NOP[1:0]		Reserved
R/W-4h			R/W-0h	R/W-1h	R/W-1h		R-1h

2. 例：RW=读写；R=只读；-n=重置后的值

表 8. 地址指针寄存器字段说明

位	字段	类型	重置值	描述
15	OS	R/W	0h	运行状态或者单次转换启动 该位确定设备的操作状态。OS 只能在掉电状态下写入，并且在转换正在进行时无效。 写入时： 0 = 无效

位	字段	类型	重置值	描述
				1 = 启动单次转换（在掉电状态下） 读取时： 0 = 设备当前正在执行转换 1 = 设备当前未执行转换
14:12	MUX[2:0]	R/W	0h	输入多路复用器配置这些位配置输入多路复用器。 000 = AINP 为 AIN0 且 AINN 为 AIN1（默认） 001 = AINP 为 AIN0 且 AINN 为 AIN3 010 = AINP 为 AIN1 且 AINN 为 AIN3 011 = AINP 为 AIN2 且 AINN 为 AIN3 100 = AINP 为 AIN0 且 AINN 为 GND 101 = AINP 为 AIN1 且 AINN 为 GND 110 = AINP 为 AIN2 且 AINN 为 GND 111 = AINP 为 AIN3 且 AINN 为 GND
11:9	PGA[2:0]	R/W	2h	可编程增益放大器配置 这些位设置可编程增益放大器的 FSR。 000 = FSR = $\pm 6.144V$ 001 = FSR = $\pm 4.096V$ 010 = FSR = $\pm 2.048V$ （默认） 011 = FSR = $\pm 1.024V$ 100 = FSR = $\pm 0.512V$ 101 = FSR = $\pm 0.256V$ 110 = FSR = $\pm 0.064V$
8	MODE	R/W	1h	设备操作模式 该位控制 GD30AD3641 的工作模式。 0 = 连续转换模式 1 = 掉电和单次模式（默认）
7:5	DR[2:0]	R/W	4h	数据速率，这些位控制数据速率设置。 000 = 6.25SPS 001 = 12.5SPS 010 = 25SPS 011 = 50SPS 100 = 100SPS (default) 101 = 250SPS 110 = 500SPS 111 = 1000SPS
4	Reserved	R/W	0h	保留位 向该位写入 0 或 1 均无效。
3	PULL_UP_EN	R/W	1h	$\overline{DOUT} / \overline{DRDY}$ 引脚上拉功能使能位 仅当 $\overline{CS}$ 为高电平时，该位启用 $\overline{DOUT} / \overline{DRDY}$ 引脚上的弱内部上拉电阻。启用后，内部 400k Ω 电阻将总线线路连接至电源。禁用时， $\overline{DOUT} / \overline{DRDY}$ 引脚悬空。 0 = 在 $\overline{DOUT} / \overline{DRDY}$ 引脚上禁用上拉电阻

位	字段	类型	重置值	描述
				1 = 在 DOUT / DRDY 引脚上启用上拉电阻（默认）
2:1	NOP[1:0]	R/W	1h	无操作 NOP[1:0]位控制数据是否写入配置寄存器。对于要写入配置寄存器的数据，NOP[1:0]位必须为“01”。任何其他值都会导致 NOP 命令。DIN 可以在 SCLK 脉冲期间保持高电平或低电平，而无需将数据写入配置寄存器。 00 = 无效数据，不更新 Config 寄存器的内容 01 = 有效数据，更新 Config 寄存器（默认） 10 = 无效数据，不更新 Config 寄存器的内容 11 = 无效数据，不更新内容配置寄存器
0	Reserved	R	1h	保留位 向该位写入 0 或 1 均无效。

1. 此参数表示 ADC 缩放的满量程范围。不要将超过 VDD+0.3V 的电压施加到。

以下部分提供了在各种情况下使用 **GD30AD3641** 的示例电路和建议。

8.1 SPI 基本连接

连接如图 24 所示:

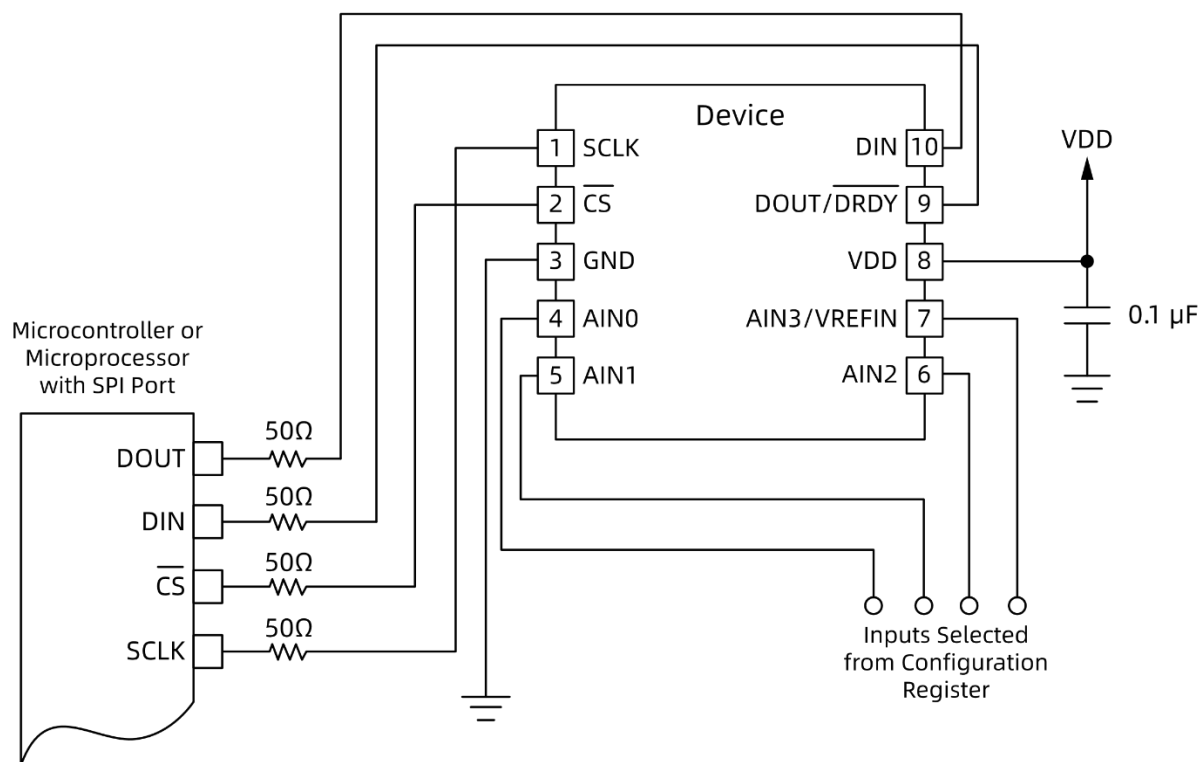


图 24. GD30AD3641 的典型连接

大多数微控制器 SPI 外设都可以与 GD30AD3641 配合使用。该接口在 SPI 模式 1 下运行,其中 CPOL = 0 和 CPHA = 1。在 SPI 模式下, SCLK 空闲低电平,数据仅在 SCLK 上升沿启动或更改;数据在 SCLK 下降沿由主机和从机锁存或读取。详细信息可在时序要求: SPI 部分中找到。

推荐做法是在每个数据引脚的串联路径中串联 **50Ω** 电阻，以提供一些短路保护。必须注意仍然满足所有 **SPI** 时序要求，因为这些额外的串联电阻以及数字信号线上存在的总线寄生电容可能会改变信号。

GD30AD3641 的全差分输入非常适合连接到具有适度低源阻抗的差分源（例如热电偶和热敏电阻）。尽管 GD30AD3641 可以读取全差分信号，但由于每个引脚上都有 ESD 保护二极管，该器件不能接受任一输入端的负电压。当输入超过电源或降至地以下时，这些二极管会打开以防止对设备造成任何 ESD 损坏。

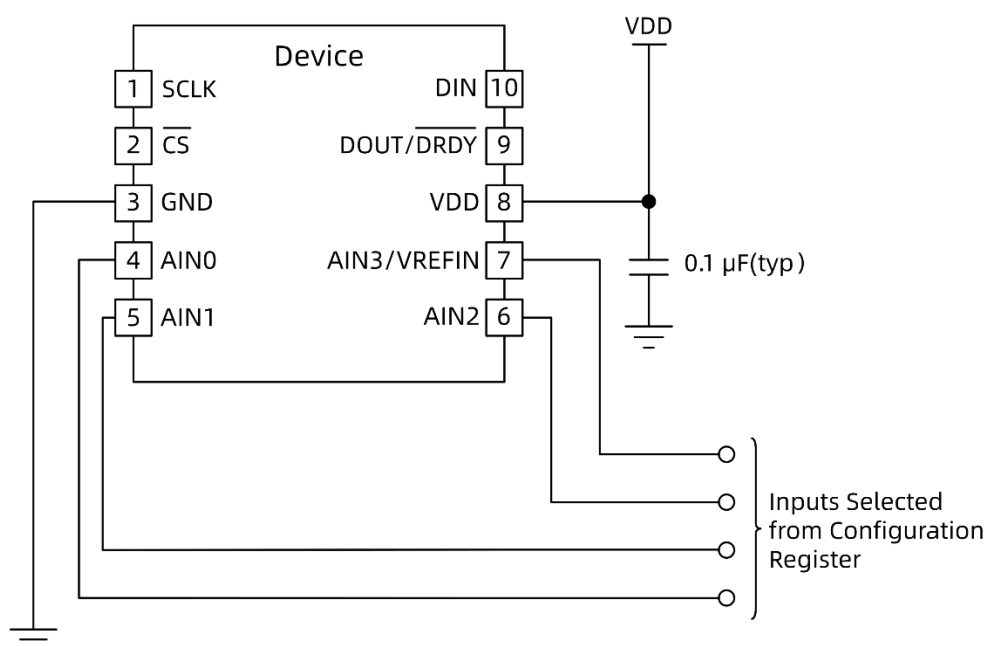
8.1.1 用于通信的 GPIO 端口

大多数微控制器都具有可编程输入输出 IO 引脚,这些引脚可以在软件中设置输入或输出。如果 SPI 控制器不可用,可以将 GD30AD3641 连接至 GPIO 引脚和 SPI 总线引脚可以模拟协议。使用 GPIO 引脚生成配置为推入或拉出输入或输出的 SPI。如果 SCLK 低电平超过 28ms 则通信超时。这种情况意味着 GPIO 端口必须能够提供脉冲之间不超过 28ms 的 SCLK 脉冲。

8.2 单端输入

GD30AD3641 最多可以测量四个单端信号。GD30AD3641 通过适当配置 Config 寄存器中的 MUX[2:0] 位来测量单端信号。图 25 显示了 GD30AD3641 的单端连接方案。单端信号范围从 0V 到正电源或 +FS，以较低者为准。负电压不能施加到这些器件上，因为 GD30AD3641 只能接受相对于地的正电压。GD30AD3641 在输入范围内不会失去线性度。

GD30AD3641 提供 $\pm FSR$ 的差分输入电压范围。单端配置仅使用满量程输入电压范围的二分之一。差分配置使 ADC 的动态范围最大化，并提供比单端配置更好的共模噪声抑制。



注意：为清楚起见，省略了数字引脚连接。

图 25. 测量单端输入

通过适当设置 MUX[2:0] 位，GD30AD3641 还允许 AIN3 用作测量的公共点。AIN0、AIN1 和 AIN2 都可以相对于 AIN3 进行测量。在此配置中，GD30AD3641 使用输入运行，其中 AIN3 用作公共点。此能力提高了允许的可用范围， $GND < V(AIN3) < VDD$ 。

8.3 输入保护

GD30AD3641 采用小尺寸、低压工艺制造。模拟输入具有连接到电源轨的保护二极管。然而，这些二极管的电流处理能力是有限的，并且 GD30AD3641 可能会被超过约 300mV 的模拟输入电压永久损坏。防止过压的一种方法是在输入线上放置限流电阻。GD30AD3641 模拟输入可以承受高达 10mA 的连续电流。

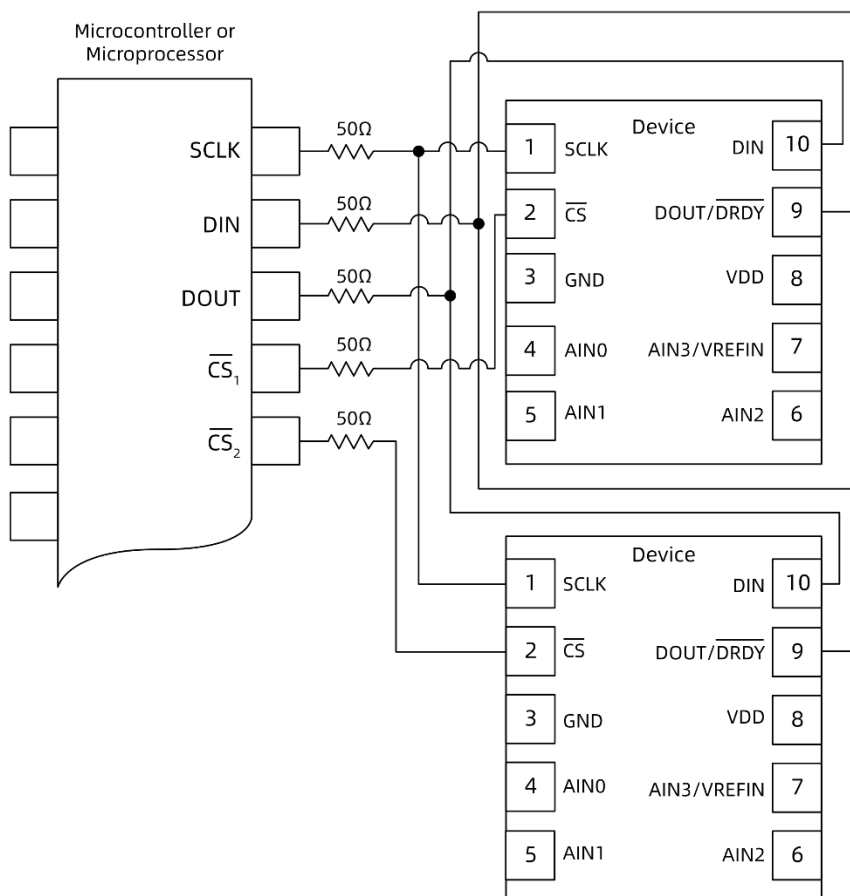
8.4 未使用的输入和输出

悬空未使用的模拟输入，或将未使用的模拟输入连接到中间电源或 VDD。可以将未使用的模拟输入连接到 GND，但可能会产生更高的漏电流。

悬空 NC（未连接）引脚，或将 NC 引脚连接到 GND。如果不使用 ALERT/RDY 输出引脚，请悬空该引脚或使用弱上拉电阻将该引脚连接到 VDD。

8.5 连接多个器件

将多个 GD30AD3641 设备连接到单个 SPI 总线时，可以通过为每个支持 SPI 的设备使用片选($\overline{CS}$)来安全地共享 SCLK、DIN 和 DOUT/DRDY。默认情况下，当 GD30AD3641 的 $\overline{CS}$ 变为高电平时，DOUT/DRDY 通过弱上拉电阻上拉至 VDD。此功能旨在防止 DOUT/DRDY 在中轨附近浮动并在微控制器输入上造成过多的电流泄漏。如果配置寄存器中的 PULL_UP_EN 位设置为 0，则 DOUT/DRDY 引脚在 $\overline{CS}$ 转换为高电平时进入三态模式。当 $\overline{CS}$ 为高电平时，GD30AD3641 无法在 DOUT/DRDY 上发出数据就绪脉冲。为了评估在使用多个器件时 GD30AD3641 何时准备好新的转换，主器件可以周期性地将 $\overline{CS}$ 降到低电平。当 $\overline{CS}$ 变为低电平时，DOUT/DRDY 引脚立即驱动为高电平或低电平。如果 DOUT/DRDY 线在低 $\overline{CS}$ 时驱动为低电平，则新数据当前可随时用于时钟输出。如果 DOUT/DRDY 线驱动为高电平，则没有新数据可用，并且 GD30AD3641 返回最后读取的转换结果。可以随时从 GD30AD3641 读取有效数据，而无需担心数据损坏。如果在数据传输期间有新的转换可用，则在启动新的 SPI 传输之前，该转换不可用于回读。



注意：为清楚起见，省略了 GD30AD3641 电源和输入连接。

图 26. 连接多个 GD30AD3641 器件

9 电源建议

该器件需要一个单极电源 VDD，为器件的模拟和数字电路供电。

9.1 供电时序

在 VDD 稳定后等待大约 50 μ s，然后再与器件通信，以完成上电复位过程。

9.2 电源去耦

良好的电源去耦对于实现最佳性能很重要。VDD 必须使用至少一个 0.1 μ F 的电容去耦，如图 27 所示。0.1 μ F 的旁路电容在器件转换时提供来自电源所需的瞬时突发额外电流。使用低阻抗连接将旁路电容尽可能靠近器件的电源引脚。使用具有低等效串联电阻(ESR)和电感(ESL)特性的多层陶瓷片式电容器(MLCCs)用于电源去耦。对于非常敏感的系统或处于恶劣噪声环境中的系统，应避免使用过孔将电容器连接到器件引脚，以提高抗噪能力。如果必须使用过孔将电容器连接到器件引脚，建议并行使用多个过孔可降低整体电感。

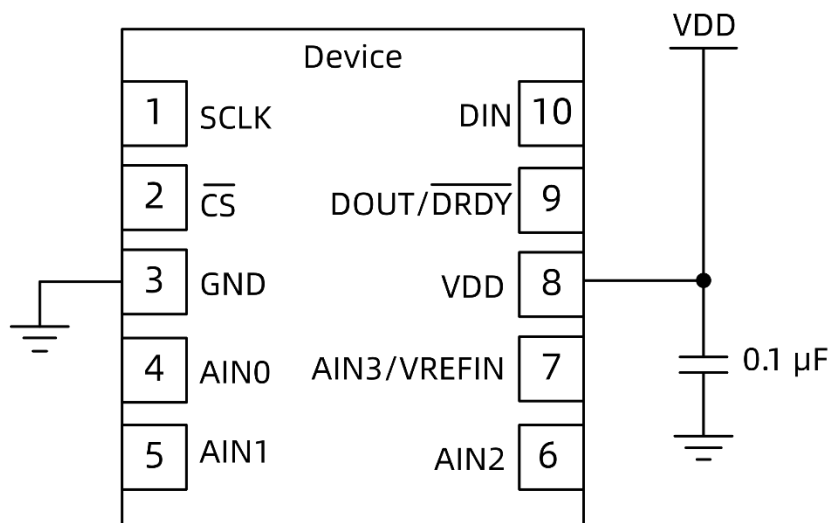


图 27. GD30AD3641 电源去耦

10 布局

10.1 布局指南

在为模拟和数字组件布置印刷电路板(PCB)时采用最佳设计实践。为了获得最佳性能，将模拟组件[如 ADC、放大器、参考、数模转换器(DAC)和模拟 MUX]与数字组件[如微控制器、复杂可编程逻辑器件(CPLD)、现场可编程门阵列(FPGA)、射频(RF)收发器、通用串行总线(USB)收发器和开关稳压器]分离。图 28 显示了一个良好的组件放置示例。虽然图 28 提供了一个很好的组件放置示例，但每个应用的最佳放置取决于所采用的几何形状、组件和 PCB 制造能力。也就是说，没有任何一种布局可以完美地适用于每种设计，并且在使用任何模拟组件进行设计时必须始终谨慎考虑。

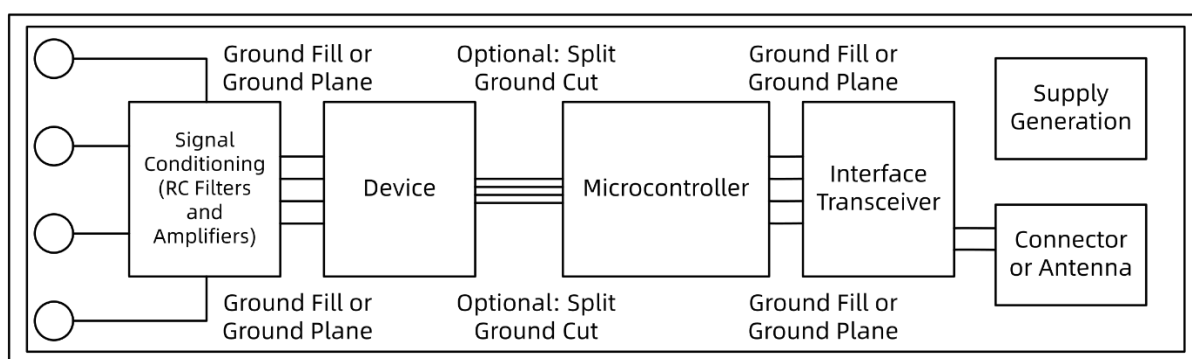


图 28. 系统组件放置

下面概述了 GD30AD3641 布局的一些基本建议，以获得 ADC 的最佳性能。糟糕的电路布局可能会毁掉一个好的设计。

分离模拟和数字信号。首先，将电路板划分为布局允许的模拟和数字部分。将数字线路远离模拟线路。这可以防止数字噪声耦合回模拟信号。

用地填充信号层上的空白区域。

提供良好的接地回路。信号返回电流在阻抗最小的路径上流动。如果接地层被切断或有其他走线阻止电流在信号走线旁边流动，则它必须找到另一条路径返回源并完成电路。如果它被迫进入更大的路径，它会增加信号辐射的机会。敏感信号更容易受到 EMI 干扰。

在电源上使用旁路电容器以降低高频噪声。不要在旁路电容和有源器件之间放置过孔。将旁路电容器放置在靠近有源器件的同一层上会产生最佳效果。

考虑布线的电阻和电感。通常，输入迹线的电阻会与输入偏置电流发生反应并导致附加误差电压。减小源信号和返回电流所包围的环路面积，以减小路径中的电感。降低电感以降低 EMI 拾取，并降低设备看到的高频阻抗。

进入测量源的两个输入必须匹配差分输入。

带差分连接的模拟输入必须在输入端差分放置一个电容器。差分测量的最佳输入组合使用相邻的模拟输入线，例如 AIN0、AIN1 和 AIN2、AIN3。差分电容必须是高质量的。最好的陶瓷贴片电容器是 C0G（NPO），具有稳定的特性和低噪声的特性。

10.2 布局示例

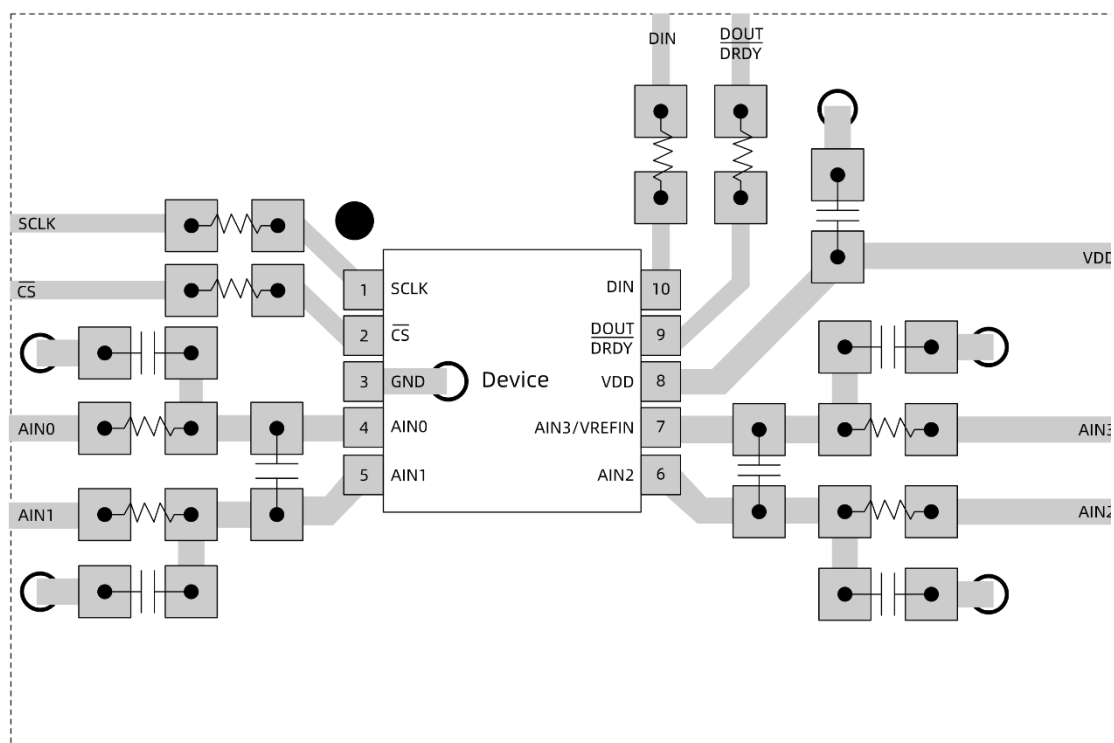
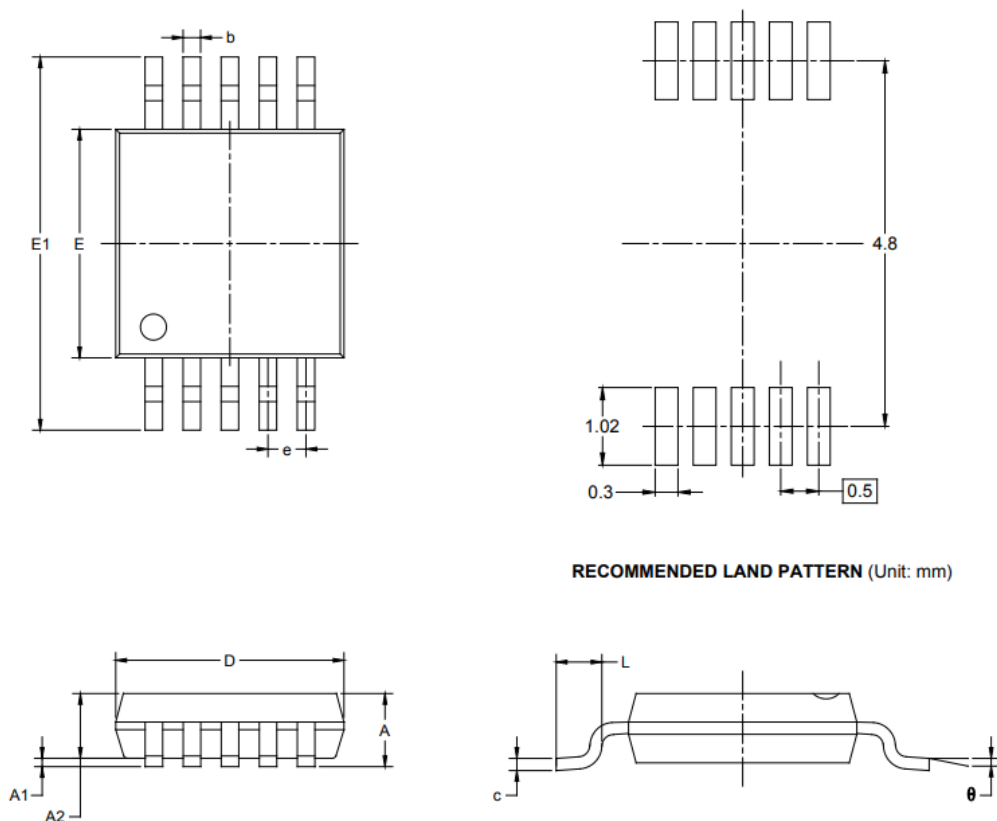


图 29. GD30AD3641 MSOP10 封装

11 封装信息

11.1 封装尺寸

MSOP-10 封装



注:

1. 所有尺寸单位为毫米。
2. 参考表 9. MSOP-10 尺寸 (毫米)。

表 9. MSOP-10 尺寸 (毫米)

符号	最小值	标称值	最大值
A	0.820		1.100
A1	0.020		0.150
A2	0.750		0.950
b	0.180		0.280
c	0.090		0.230
D	2.900		3.100
E	2.900		3.100
E1	4.750		5.050
e	0.500 BSC		
L	0.400		0.800
θ	0°		6°

12 订购指南

订购型号	封装类型	ECO Plan	包装类型	最小起订量	工作温度(°C)
GD30AD3641AMTR-I	MSOP10	Green	Reel	3000	-40°C to +125°C

13 版本历史

版本号	描述	日期
1.0	初版	2023

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company according to the laws of the People's Republic of China and other applicable laws. The Company reserves all rights under such laws and no Intellectual Property Rights are transferred (either wholly or partially) or licensed by the Company (either expressly or impliedly) herein. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

The Company makes no representations or warranties of any kind, express or implied, with regard to the merchantability and the fitness for a particular purpose of the Product, nor does the Company assume any liability arising out of the application or use of any Product described in this document. Any information provided in this document is provided only for reference purposes. It is the sole responsibility of the user of this document to determine whether the Product is suitable and fit for its applications and products planned, and properly design, program, and test the functionality and safety of its applications and products planned using the Product. Unless otherwise expressly specified in the datasheet of the Product, the Product is designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only, and the Product is not designed or intended for use in (i) safety critical applications such as weapons systems, nuclear facilities, atomic energy controller, combustion controller, aeronautic or aerospace applications, traffic signal instruments, pollution control or hazardous substance management; (ii) life-support systems, other medical equipment or systems (including life support equipment and surgical implants); (iii) automotive applications or environments, including but not limited to applications for active and passive safety of automobiles (regardless of front market or aftermarket), for example, EPS, braking, ADAS (camera/fusion), EMS, TCU, BMS, BSG, TPMS, Airbag, Suspension, DMS, ICMS, Domain, ESC, DCDC, e-clutch, advanced-lighting, etc.. Automobile herein means a vehicle propelled by a self-contained motor, engine or the like, such as, without limitation, cars, trucks, motorcycles, electric cars, and other transportation devices; and/or (iv) other uses where the failure of the device or the Product can reasonably be expected to result in personal injury, death, or severe property or environmental damage (collectively "Unintended Uses"). Customers shall take any and all actions to ensure the Product meets the applicable laws and regulations. The Company is not liable for, in whole or in part, and customers shall hereby release the Company as well as its suppliers and/or distributors from, any claim, damage, or other liability arising from or related to all Unintended Uses of the Product. Customers shall indemnify and hold the Company, and its officers, employees, subsidiaries, affiliates as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Product.

Information in this document is provided solely in connection with the Product. The Company reserves the right to make changes, corrections, modifications or improvements to this document and the Product described herein at any time without notice. The Company shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2023 GigaDevice – All rights reserved